

Ф.А. ТАУБИН, А.Н. ТРОФИМОВ  
**КАСКАДНОЕ КОДИРОВАНИЕ ДЛЯ МНОГОУРОВНЕВОЙ  
ФЛЭШ-ПАМЯТИ С ИСПРАВЛЕНИЕМ ОШИБОК МАЛОЙ  
КРАТНОСТИ ВО ВНЕШНЕЙ СТУПЕНИ**

*Таубин Ф.А., Трофимов А.Н.* **Каскадное кодирование для многоуровневой флэш-памяти с исправлением ошибок малой кратности во внешней ступени.**

**Аннотация.** Один из эффективных подходов к организации помехоустойчивого кодирования в многоуровневой флэш-памяти связан с использованием каскадных конструкций на основе многомерных целочисленных решеток, используемых для построения внутреннего кода. Характерной особенностью таких каскадных конструкций является доминирование доли сложности внешнего декодера в общей сложности каскадного декодера. Учитывая, что в практических приложениях сложность декодирования, как правило, ключевое ограничение, определяющее возможность использования помехоустойчивого кодирования для многоуровневой флэш-памяти, каскадные конструкции со сравнительно малой сложностью внешнего декодера могут оказаться привлекательным решением в рамках обменного соотношения «плотность записи — сложность декодирования». Рассмотрена каскадная схема кодирования для многоуровневой флэш-памяти, в которой в качестве внутренней ступени используются коды на основе решеток Барнса — Уолла, а в качестве внешней ступени используется код Рида — Соломона с исправлением малого числа ошибок — не более 4...5.

Анализ помехоустойчивости предложенной каскадной схемы выполнен применительно к модели, отражающей основные физические особенности ячейки флэш-памяти с неравномерно расположенными целевыми уровнями напряжения в ячейке и дисперсией шума, зависящей от записанного значения (input-dependent additive Gaussian noise, ID-AGN). Для этой модели в работе развита модификация ранее предложенного авторами подхода к оценке вероятности ошибки декодирования внутреннего кода, основанная на использовании параллельной структуры кодовой решетки внутреннего кода, что позволяет существенно понизить сложность вычислений и ускорить получение окончательного результата. Приведены численные результаты, иллюстрирующие степень снижения достижимой плотности записи при введении ограничения на число исправляемых кодом Рида — Соломона ошибок — не более 4 — для широкого диапазона значений времени хранения данных и числа циклов перезаписи.

**Ключевые слова:** каскадный код, решетки Барнса — Уолла, код Рида — Соломона, многоуровневая флэш-память, вероятность ошибки декодирования, сложность декодирования.

**1. Введение.** Помехоустойчивое кодирование является составной частью технологии производства флэш-памяти. Простейшие варианты коррекции ошибок — коды Хэмминга — использовались исключительно для флэш-памяти с одноуровневыми ячейками (single-level cell, SLC). Увеличение плотности записи, достигаемое при переходе от флэш-памяти с одноуровневыми ячейками к многоуровневой (multi-level cell, MLC), потребовало использования более эффективных методов кодирования. В индустрии производства флэш-памяти стандартом выбора де-факто являются коды Боуза—Чоудхури — Хоквингема (БЧХ) [1-5]. Однако эффективность использования БЧХ-кодов ока-

зывается весьма чувствительной к исходной вероятности ошибки (raw bit error rate) в многоуровневой флэш-памяти. В частности, необходимые значения избыточности и сложности декодирования БЧХ-кодов, при которых может быть обеспечена требуемая вероятность ошибки порядка  $10^{-12}$ ... $10^{-16}$ , быстро возрастают (часто до неприемлемых величин) при достижении исходной вероятности ошибки (raw bit error rate) уровня  $10^{-4}$ ... $10^{-3}$ [6].

Это обстоятельство диктует необходимость поиска более эффективных подходов к организации введения помехоустойчивого кодирования в многоуровневой флэш-памяти. Один из таких подходов, часто рассматриваемый по множеству публикаций, состоит в использовании кодов с малой плотностью проверок на четность (LDPC, Low-Density Parity-Check), имеющих длину порядка несколько тысяч символов и декодируемых с использованием мягких решений (см. к примеру, работы [7-9]). Основной недостаток такого подхода — большая задержка при декодировании и, возможно, чрезмерная сложность реализации декодера. Второй подход связан с использованием каскадных конструкций [10-13]. Схема каскадного блочного кодирования в простом случае состоит в следующем. Сообщения кодируются некоторым корректирующим кодом (внутренним кодом). После этого полученная последовательность кодовых слов внутреннего кода кодируется другим двоичным кодом (внешним кодом), в котором слова внутреннего кода рассматриваются как двоичные символы. Основная идея использования каскадирования применительно к многоуровневой памяти состоит в том, чтобы с помощью подходящего, сравнительно простого внутреннего кода обеспечить лучшее согласование внешнего кода с расширенным каналом (включающим кодер, исходный канал и декодер внутреннего кода). Среди возможных вариантов внутреннего кода следует выделить многомерные сигнальные множества, обладающие гибкой структурой с широким диапазоном варьирования параметров и допускающие, как правило, сравнительно простую организацию мягкого декодирования, что может существенно повысить эффективность внешнего кодирования. Весьма важным достоинством каскадной схемы в плане реализации является гибкость ее архитектуры, что позволяет, в частности, реализовать внутреннюю ступень кода, имеющую небольшую сложность, непосредственно на странице кристалла (чипа) флэш-памяти, содержащей защищаемые данные (on-chip implementation).

В работе [14] был предложен и проанализирован ряд каскадных конструкций для флэш-памяти, базирующихся на использовании многомерных решеток в качестве внутреннего кода и кодов Рида — Соломона во внешней ступени каскадной схемы. В качестве основного критерия при выборе конструкций рассматривалась плотность записи, из-

меряемая в количестве бит, приходящихся на одну ячейку памяти. В частности, было показано, что для модели флэш-памяти с четырьмя уровнями записи в ячейке при требуемом уровне вероятности ошибки на бит  $10^{-12}$  предложенные каскадные конструкции обеспечивают плотность записи в диапазоне от 1.93 бит/ячейка (для сравнительно хороших условий записи) до 1.30 бит/ячейка (для наихудших сочетаний числа циклов перезаписи и времени хранения данных). Как показал сравнительный анализ предложенных конструкций, выбор предпочтительного внутреннего кода (и необходимой корректирующей способности внешнего кода Рида — Соломона) существенно зависит от числа циклов перезаписи и времени хранения данных, причем доминирующим фактором является число циклов перезаписи. Так, при времени хранения данных 1 месяц и числе циклов перезаписи, не превосходящем значений порядка  $10^4$ , предпочтительным является безызбыточный внутренний код (с плотностью записи 2 бит/ячейка и наименьшей помехоустойчивостью); при этом требуемая вероятность ошибки достигается при использовании внешнего кода Рида — Соломона (1024, 988), исправляющего 18 ошибок. При дальнейшем возрастании числа циклов перезаписи, предпочтительными оказываются конструкции с более помехоустойчивым внутренним кодом (вероятность ошибки на 1...2 порядка ниже, чем для безызбыточного кода) и, соответственно, менее жесткими требованиями к помехоустойчивости внешнего кода Рида — Соломона — 6...7 исправляемых ошибок вместо 18.

Отличительной особенностью конструкций, обеспечивающих максимизацию плотности записи, является сравнительно высокая вероятность ошибки декодирования внутреннего кода, что, в свою очередь, требует достаточно большой корректирующей способности внешнего кода. В результате, как показывает предварительный анализ сложности реализации таких конструкций, сложность каскадного декодера практически полностью определяется сложностью декодирования внешнего кода Рида — Соломона. Так, для внутренних кодов на основе решеток  $D_5$  и  $E_7$  (целочисленных решеток, порождаемых кодом с проверкой на четность (5,4) и кодом Хэмминга (7,4) соответственно) сложность реализации декодера можно примерно оценить (с использованием данных, представленных в [15]), как 1 тысяча и 1.5 тысячи цифровых логических вентилях (4-transistor NAND gates) соответственно. Представление о порядке сложности реализации декодирования кодов Рида — Соломона (512,498) и (2048,2036), используемых в качестве внешних кодов для указанных внутренних кодов, можно получить на основе доступных сведений о реализации декодеров ряда широко используемых кодов Рида — Соломона. Согласно публикациям [16, 17], сложность реализации декодера кода Рида — Соломо-

на (255,239), исправляющего 8 ошибок, примерно оценивается в диапазоне от 39 тысяч до 124 тысяч (в зависимости от степени параллелизации вычислений) цифровых логических вентилях.

Столь высокая сложность декодирования внешнего кода — по меньшей мере несколько десятков тысяч цифровых логических вентилях — может оказаться серьезным ограничением даже при реализации внешней ступени кодирования вне чипа (off-chip). Если в качестве ключевого параметра, определяющего возможность использования помехоустойчивого кодирования для многоуровневой флэш-памяти, выступает сложность декодирования, то в общем классе предложенных в [14] каскадных конструкций следует выделить конструкции с минимальной, по возможности, сложностью декодирования. Как отмечалось выше, сложность каскадного декодера практически полностью определяется сложностью декодирования внешнего кода Рида — Соломона. В свою очередь, сложность декодера кода Рида — Соломона, как известно, степенным образом возрастает с увеличением числа исправляемых ошибок. Это означает, что один из основных путей снижения сложности каскадного декодера — использование в рассматриваемой каскадной схеме кодов Рида — Соломона с небольшим числом исправляемых ошибок. Так, согласно результатам, представленным в [18], сложность реализации декодера кода Рида — Соломона (255,249), исправляющего 3 ошибки, примерно оценивается в 15 тысяч двухвходовых вентилях.

В данной работе рассматривается каскадная схема, в которой внешний код Рида — Соломона исправляет малое число ошибок — не более 4...5. Известно, что при таком ограничении вычисление коэффициентов многочлена локаторов ошибок может быть реализовано с использованием явных и достаточно простых алгебраических выражений, что и подтверждают результаты работы [18]. В случае исправления большего числа ошибок для реализации этого этапа декодирования требуется выполнение более сложных в реализации алгоритма Берлекэмп — Месси или алгоритма Питерсона. Снижение корректирующей способности внешнего кода должно сопровождаться повышением помехоустойчивости внутренней ступени кодирования. Это требование реализуется переходом к более широкому классу внутренних кодов, а именно кодов на основе решеток Барнса — Уолла [19]. Учитывая, что для внутренних кодов на основе решеток Барнса — Уолла сложность декодирования невелика [19], можно ожидать заметного снижения сложности реализации каскадного декодера при относительном возрастании корректирующей способности внутренней ступени каскадного кода.

При получении характеристик помехоустойчивости предложенной каскадной схемы сначала оценивается вероятность ошибки деко-

дирования внутреннего кода, а затем — внешнего. Вероятность ошибки декодирования внешнего кода оценивается с использованием обычной техники суммирования биномиального распределения, а вероятность ошибки декодирования внутреннего кода — с использованием оригинального подхода, разработанного ранее в [14]. Он заключается в комбинации аддитивного неравенства и оценки вероятности ошибки для кода из двух слов, которая построена с использованием характеристических функций распределений, задающих канал. Кроме того, при вычислении аддитивной границы для вероятности ошибки мы в ряде случаев используем параллельную структуру кодовой решетки внутреннего кода, что позволяет понизить сложность вычислений и ускорить получение окончательного результата.

## 2. Краткое описание модели многоуровневой флэш-памяти.

Как и в работе [14], анализ проводится в рамках модели, в которой блок флэш-памяти рассматривается как множество независимых ячеек. При этом физический носитель задается как стационарный канал без заметной тенденции к пакетированию ошибок, поэтому математическая модель представляет собой модель канала без памяти, которая полностью определяется моделью одиночной ячейки флэш-памяти [20], а также [29] и ссылки там.

Входные уровни каждой ячейки принимают некоторые фиксированные значения  $x_0, x_1, \dots, x_{q-1}$ , а выходные значения представляют собой случайные величины. Распределения этих случайных величин параметризованы значениями  $x_0, x_1, \dots, x_{q-1}$ , и они описываются условными функциями плотности вероятности (ф.п.в.)  $p_{y|x}(y|x)$ ,  $-\infty < y < \infty$ ,  $x = x_0, x_1, \dots, x_{q-1}$ . Среди факторов, определяющих распределение значений выходных уровней ячеек, наиболее значимыми являются: а) начальное распределение пороговых значений; б) количество циклов записи/стирания (program/erasure cycling, P/E cycling); в) взаимная интерференция ячеек (cell-to-cell interference); г) длительность времени хранения (retention) [21, 22]. Как отмечалось в работе [14], интегральное влияние этих факторов может быть достаточно адекватно аппроксимировано гауссовой моделью. Поэтому будем полагать, что модель ячейки определяется ф.п.в.  $p_{y|x}(y|x_i)$ , которые могут быть аппроксимированы гауссовскими плотностями, то есть в принятой модели:

$$p_{y|x}(y|x_i) = \frac{1}{\sqrt{2\pi\sigma_i}} \exp\left(-\frac{(y-x_i)^2}{2\sigma_i^2}\right).$$

Такое описание также называется моделью с гауссовским шумом, стандартное отклонение которого  $\sigma_i$  зависит от входного значения  $x_i$  (input-dependent additive Gaussian noise, ID-AGN). Математические ожидания  $x_i$  и стандартные отклонения  $\sigma_i$ ,  $i = 0, 1, \dots, q-1$ , условных ф.п.в.  $p_{y|x}(y|x_i)$  представляют собой основные параметры этой модели. Важной особенностью модели ячейки многоуровневой флэш-памяти является то, что с ростом числа циклов перезаписи  $N$  и времени хранения  $T$  значения  $x_i$  (кроме  $x_0$ ) уменьшаются, а значения  $\sigma_i$  (кроме  $\sigma_0$ ) увеличиваются, что соответствует ухудшению канала с ростом величин  $T$  и  $N$ . Дальнейшие детали описания модели представлены в [14, 29] и ссылки там. Распространенным примером, используемым далее в качестве основного, служит значение  $q = 4$ .

**3. Схема каскадного кодирования.** В рассматриваемой схеме каскадного кодирования используются две ступени: внутренняя и внешняя. Внешний код представляет собой расширенный (удлиненный на один символ) код Рида — Соломона, а внутренний код построен как множество последовательностей, символами которых являются элементы множества  $\{0, 1, \dots, q-1\}$ , где  $q$  — число уровней записи ячейки флэш-памяти. Кодовые символы внешнего кода подвергаются блоковому перемежению, а именно:  $h$  последовательных слов кода Рида — Соломона записываются в прямоугольную таблицу, содержащую  $h$  строк, после чего последовательно считываются по столбцам. Каждый столбец этой таблицы отображается в один символ внутреннего кода. Параметр  $h$  определяется объемом внутреннего кода и размером алфавита кода Рида — Соломона. При  $h = 1$  один символ внешнего кода отображается в одно слово внутреннего кода, то есть имеет место обычная каскадная схема кодирования.

Слова внутреннего кода (т.е. символы внешнего кода) строятся как точки *конечного подмножества*  $B_0$  некоторой исходной  $n$ -мерной *целочисленной решетки* (lattice)  $\Lambda_0$ ,  $B_0 \subset \Lambda_0$ .

*Замечание.* Термину «решетка» соответствуют два различных понятия, используемые в теории связи и теории кодирования, которые в английском переводе записываются как «lattice» и «trellis». В данном тексте используются оба эти понятия, поэтому для устранения неопределенности наряду с русским словом «решетка» местами будет указываться его английский эквивалент, соответствующий контексту.

Объем алфавита и длина слова внутреннего кода равны в этом случае числу уровней записи ячейки флэш-памяти  $q$  и размерности

решетки (lattice)  $n$  соответственно. Если обозначить объем внутреннего кода (число точек в конечном подмножестве целочисленной решетки  $B_0, B_0 \subset \Lambda_0$ ) как  $|B_0|$ , то скорость внутреннего кода может быть записана как  $r = \log_2 |B_0| / n$ . Поскольку  $|B_0| \leq q^n$ , то имеет место граница  $r \leq \log_2 q / n$ . Если обозначить через  $R_1$  скорость внешнего кода, то общая скорость каскадного кода, определяющая значение *плотности записи* в ячейку флэш-памяти, может быть вычислена  $R_{\text{общ}} = rR_1 = R_1 \log_2 |B_0| / n$ , бит/ячейка.

Пусть длина внешнего кода обозначена как  $N_1$ . Предполагая, что внешний код представляет собой расширенный код Рида — Соломона, можно записать, что  $N_1^n = |B_0|$ .

**4. Внутренний код на основе решеток Барнса — Уолла.** Обозначим через  $A$  множество, состоящее из  $q$  целых чисел  $A = \{0, 1, \dots, q-1\}$ , и будем полагать, что значение  $m = \log_2 q$  целое. Множество  $A$ , очевидно, соответствует совокупности равномерно распределенных уровней  $q$ -уровневой ячейки памяти. Множество  $A$  связано с реальным множеством целевых уровней  $q$ -уровневой ячейки памяти  $X = \{x_0, x_1, \dots, x_{q-1}\}$  посредством взаимно однозначного отображения  $I$  множества  $A$  на множество  $X$  вида  $I(i) = x_i$ ,  $0 \leq i \leq q-1$ . Пусть  $B$  есть прямое произведение  $n$  экземпляров множества  $A$ ,  $B = A^n$ . Множество  $B$  будем называть сигнальным множеством рассматриваемой далее каскадной конструкции. Общее число точек в сигнальном множестве  $B$  равно  $\exp_2(mn)$ , так что множество  $B$  соответствует  $n$  ячейкам памяти, хранящим  $m \times n$  бит. Внутренний код  $B_0$  рассматриваемой далее каскадной кодовой конструкции представляет собой некоторое подмножество сигнального множества  $B$ ,  $B_0 \subseteq B$ . При построении и анализе внутреннего кода удобно рассматривать исходное сигнальное множество  $B$  как конечное подмножество  $n$ -мерной целочисленной решетки  $Z^n$ , а внутренний код  $B_0$  — как конечное подмножество решетки  $\Lambda_0 \subseteq Z^n$ . Такой подход позволяет получить регулярную процедуру построения внутренних кодов на основе разбиений исходной решетки  $\Lambda_0$  на подходящие вложенные подрешетки. Подрешетка  $\Lambda_0$  определяет разбиение  $Z^n / \Lambda_0$  решетки  $Z^n$  на подрешетку  $\Lambda_0$  и ее смежные классы; пусть порядок этого разбиения

ния  $|Z^n / \Lambda_0| = \exp_2(r_0)$ . Внутренний код  $B_0$  есть пересечение решетки  $\Lambda_0$  и сигнального множества  $B$ ,  $B_0 = \Lambda_0 \cap B$ . Очевидно, общее число точек в множестве  $B_0$  равно  $\exp_2(mn - r_0)$ .

Будем полагать, что решетка  $\Lambda_0$  есть: 1) mod-4 решетка, то есть  $\Lambda_0 \supseteq 4Z^n$ ; и 2) является разложимой решеткой. Разложимость mod-4 решетки  $\Lambda_0$  означает, что  $\Lambda_0$  может быть представлена в следующем виде [19]:

$$\Lambda_0 = 4Z^n + 2\{\mathbf{a}_l^{(1)} \mathbf{G}_1 \mid 1 \leq l \leq \exp_2(k_1)\} + \{\mathbf{a}_l^{(0)} \mathbf{G}_0 \mid 1 \leq l \leq \exp_2(k_0)\}, \quad (1)$$

где  $\mathbf{a}_l^{(1)}$  и  $\mathbf{a}_l^{(0)}$  — двоичные (над алфавитом  $\{0,1\}$ ) векторы размерности  $k_1$  и  $k_0$  соответственно;  $\mathbf{G}_1$  и  $\mathbf{G}_0$  — двоичные  $k_1 \times n$  и  $k_0 \times n$  матрицы соответственно, причем  $\mathbf{G}_0$  есть подматрица матрицы  $\mathbf{G}_1$ ; и  $k_1 + k_0 = 2n - r_0$ . Матрицы  $\mathbf{G}_1$  и  $\mathbf{G}_0$  в разложении (1) можно интерпретировать как порождающие матрицы некоторых линейных кодов  $C_1$  и  $C_0$  соответственно, поэтому схематично разложение (1) можно представить в виде:

$$\Lambda_0 = 4Z^n + 2C_1 + C_0, \quad (2)$$

где код  $C_0$  есть подкод кодаи  $C_1$ . Квадрат минимального евклидова расстояния между точками решетки  $\Lambda_0$  может быть найден как  $\Delta_0^2 = \min\{16, 4d_H(C_1), d_H(C_0)\}$ . В частном случае, когда код  $C_1$  безызбыточный, схематичное представление разложения (1) приобретает вид  $\Lambda_0 = 2Z^n + C_0$ . При этом квадрат минимального евклидова расстояния между точками решетки  $\Lambda_0$  равен  $\Delta_0^2 = \min\{4, d_H(C_0)\}$ .

Приведем два примера использования представления (2). Например, если в качестве  $\Lambda_0$  выбрана решетка  $RE_8$ , полученная путем прореживания решетки Gosset  $E_8$ , код  $C_1$  в (2) есть код проверки на четность (8,7,2), а код  $C_0$  представляет собой код с повторением (8,1,8). Второй пример:  $\Lambda_0$  есть 16-мерная решетка Барнса — Уолла  $\Lambda_{16}$ ; тогда код  $C_1$  в выражении (2) есть код проверки на четность (16,15,2), а код  $C_0$  — код Рида — Маллера (16,5,8). В обоих

примерах квадрат минимального евклидова расстояния  $\Delta_0^2 = 8$ . Заметим, что для рассматриваемой модели многоуровневой флэш-памяти [14] евклидовы расстояния лишь косвенным образом определяют вероятность ошибки декодирования внутреннего кода. Тем не менее эти характеристики оказываются полезными при конструировании подходящих каскадных схем кодирования.

Разложение (1) решетки  $\Lambda_0$  однозначно определяет аналогичное разложение внутреннего кода  $B_0$ . Пусть  $B_1 = 4Z^n \cap B$ , то есть:

$$B_1 = \{0, 4, \dots, q - 4\}^n; \quad (3)$$

в частности, при  $q = 4$  множество  $B_1$  состоит из одного нулевого вектора. Тогда внутренний код  $B_0$  может быть представлен в следующем виде:

$$B_0 = B_1 + 2\{\mathbf{a}_l^{(1)} \mathbf{G}_1 \mid 1 \leq l \leq \exp_2(k_1)\} + \{\mathbf{a}_l^{(0)} \mathbf{G}_0 \mid 1 \leq l \leq \exp_2(k_0)\}, \quad (4)$$

где, как и для представления (1),  $\mathbf{a}_l^{(1)}$  и  $\mathbf{a}_l^{(0)}$  — двоичные (над алфавитом  $\{0,1\}$ ) векторы размерности  $k_1$  и  $k_0$  соответственно;  $\mathbf{G}_1$  и  $\mathbf{G}_0$  — двоичные  $k_1 \times n$  и  $k_0 \times n$  матрицы соответственно; и  $k_1 + k_0 = 2n - r_0$ . Матрицы  $\mathbf{G}_1$  и  $\mathbf{G}_0$ , как и в разложении (1), есть порождающие матрицы линейных кодов  $C_1$  и  $C_0$  соответственно, поэтому схематично разложение (4) можно представить в виде:

$$B_0 = B_1 + 2C_1 + C_0. \quad (5)$$

Представления (4) и (5), позволяют явно указать на весьма простую процедуру кодирования для внутреннего кода  $B_0$ . Двоичный блок  $\mathbf{u}$ , кодируемый кодом  $B_0$ , состоит, очевидно, из  $mn - r_0$  символов. Представим блок  $\mathbf{u}$  в виде набора  $m$  подблоков:

$$\mathbf{u} = (\mathbf{u}_0, \mathbf{u}_1, \dots, \mathbf{u}_{m-1}), \quad (6)$$

где подблок  $\mathbf{u}_0$  имеет длину  $k_0$ , подблок  $\mathbf{u}_1$  имеет длину  $k_1$ ,  $k_1 + k_0 = 2n - r_0$  остальные подблоки  $\mathbf{u}_2, \dots, \mathbf{u}_{m-1}$  имеют длину  $n$ . Положим, что кодовое слово  $\mathbf{b}$  внутреннего кода  $B_0$ , соответствующее входному кодируемому блоку  $\mathbf{u}$ , имеет вид:

$$\mathbf{b} = \mathbf{u}_0 \mathbf{G}_0 + 2\mathbf{u}_1 \mathbf{G}_1 + \sum_{k=2}^{m-1} 2^k \mathbf{u}_k, \quad (7)$$

где  $\mathbf{G}_0$  — порождающая матрица линейного двоичного  $(n, k_0)$  кода  $C_0$ ,  $\mathbf{G}_1$  — порождающая матрица линейного двоичного  $(n, k_1)$  кода  $C_1$  в (5). Нетрудно видеть, что совокупность из  $\exp_2(k_1 + k_0 + (m-2)n) = \exp_2(mn - r_0)$   $n$ -мерных векторов над алфавитом  $A$ , порождаемых согласно (7), совпадает с множеством слов внутреннего кода  $B_0$ , задаваемого представлением (4). Скорость внутреннего кода  $r = (k_0 + k_1) / n + m - 2$ , бит/ячейка. Квадрат минимального евклидова расстояния внутреннего кода  $\delta^2$  совпадает, очевидно, с  $\Delta_0^2$  и равен:

$$\delta_0^2 = \min \{16, 4d_H(C_1), d_H(C_0)\}.$$

Внутренний код  $B_0$ , как следует из (3) и соотношения (7), можно рассматривать как прямую сумму кодовых слов линейного двоичного кода  $C_0$  (с порождающей матрицей  $\mathbf{G}_0$ ), кодовых слов линейного двоичного кода  $C_1$  (с порождающей матрицей  $\mathbf{G}_1$ ), умноженных на 2, и подмножества (3). Это означает, что при описании внутреннего кода в виде *обычной* решетчатой диаграммы  $\Omega$ , состоящей из  $n$  ярусов (bit-level trellis diagram), диаграмма  $\Omega$  может быть представлена в виде прямого произведения обычных решетчатых диаграмм [23] кодов  $C_0$  и  $C_1$ , а также «кода»  $B_1$ :

$$\Omega = \Omega_0 \otimes \Omega_1 \otimes \Omega_2,$$

где  $\Omega_0, \Omega_1, \Omega_2$  — решетчатые диаграммы кодов  $C_0$ ,  $C_1$  и «кода»  $B_1$  соответственно. Учитывая, что «код»  $B_1$  определен выражением (3), диаграмма  $\Omega$  может быть представлена в виде произведения  $\Omega_0 \otimes \Omega_1$  решетчатых диаграмм кодов  $C_0$  и  $C_1$  с  $m-1$  параллельными ребрами для каждой пары смежных состояний. Ребра диаграммы  $\Omega$  внутреннего кода  $B_0$  маркируются символами из множества  $A$ ; при этом, как следует из равенства (7), параллельные ребра, соединяющие пару смежных состояний, маркируются символами одного из следующих четырех множеств:  $\{0, 4, \dots, q-4\}$ ,  $\{1, 5, \dots, q-3\}$ ,  $\{2, 6, \dots, q-2\}$ ,  $\{3, 7, \dots, q-1\}$ .

Представление кода с использованием обычной (bit-level) решетчатой диаграммы является, как хорошо известно из [23], одним из ряда возможных. Во многих случаях более предпочтительным может оказаться описание кода  $B_0$  посредством секционированной решетчатой диаграммы, при котором диаграмма кода формируется из  $s$  секций. Каждая из этих секций объединяет  $n/s$  ярусов исходной bit-level диаграммы, при этом количество параллельных ребер, соединяющих каждую пару смежных состояний, составляет  $(m-1)^{n/s}$ . Отметим также, что в ряде случаев прямое произведение решетчатых диаграмм кодов  $C_0$  и  $C_1$  реализуется в виде параллельных структурно идентичных подрешеток без перекрестных связей между ними.

При введении внешнего кодирования блок  $\mathbf{u}$  (6), кодируемый внутренним кодом, есть двоичное представление одного или нескольких символов внешнего кода. Будем полагать, что внутренний код  $B_0$  с минимальным евклидовым расстоянием  $\Delta_0$  используется для кодирования  $h$  символов перемеженных кодовых слов (по одному из каждого слова) внешнего расширенного кода Рида — Соломона. В этом случае, блок  $\mathbf{u}$ , кодируемый кодом  $B_0$ , есть двоичное представление этих  $h$  символов, принадлежащих  $h$  словам внешнего кода Рида — Соломона. Учитывая, что блок  $\mathbf{u}$  состоит из  $mn-r_0$  символов, отношение  $(mn-r_0)/h$  должно быть целым, а максимально возможная длина внешнего кода Рида — Соломона составляет  $\exp_2((mn-r_0)/h)$ . Отображение блока  $\mathbf{u}$ , представляющего собой в двоичной форме  $h$  символов перемеженных кодовых слов (по одному из каждого слова) в кодовое слово внутреннего кода  $\mathbf{b}$  производится в соответствии с правилом (7). Плотность записи при таком варианте внешнего кодирования составляет  $R_1(m-r_0/n)$  бит/ячейка, где  $R_1$  — скорость кода Рида — Соломона. В таблице 1 приведены параметры ряда каскадных конструкций для  $q=4$  с внутренним кодом на основе следующих решеток (или подрешеток) Барнса — Уолла [19]:  $BW_8(0,2) = E_8$ ,  $BW_8(-1,2) = RE_8$ ,  $BW_{16}(1,3) = H_{16}$ ,  $BW_{16}(0,3) = \Lambda_{16}$ ,  $BW_{16}(-1,3) = RH_{16}$ ,  $BW_{32}(1,4) = H_{32}$ ,  $BW_{32}(0,4) = \Lambda_{32}$ ; оператор  $R$  в обозначениях подрешеток  $BW_8(-1,2)$  и  $BW_{16}(-1,3)$  представляет собой оператор вращения, определенный в [10]. Компонентные коды  $C_0$  и  $C_1$  в этом случае представляют собой коды Рида — Маллера [19].

Отметим, что все внутренние коды, представленные в таблице 1, могут быть описаны посредством секционированной решетчатой диаграммы с четырьмя секциями, каждая из которых объединяет, соответственно, 2, 4 и 8 ярусов исходной bit-level диаграммы.

Таблица 1. Параметры каскадных конструкций с внутренним кодом на основе решеток (или подрешеток) Барнса-Уолла

Исходная решетка $\Lambda_0$ и ее размерность $n$	Коды $C_0$ и $C_1$	Мин. расстояние $\delta$	Объем внутреннего кода $ B_0 $	Возможные значения $h$ и длин кода Рида-Соломона $N_1$	Плотность записи, бит/ячейка
$E_8, n=8$	$C_0=(8,4,4)$ $C_1=(8,8,1)$	2	$2^{12}$	$N_1=16, h=3$ $N_1=64, h=2$	$1.5R_1$
$RE_8, n=8$	$C_0=(8,1,8)$ $C_1=(8,7,2)$	$\sqrt{8}$	$2^8$	$N_1=256, h=1$	$1.0R_1$
$H_{16}, n=16$	$C_0=(16,11,4)$ $C_1=(16,16,1)$	2	$2^{27}$	$N_1=512, h=3$	$1.688R_1$
$\Lambda_{16}, n=16$	$C_0=(16,5,8)$ $C_1=(16,15,2)$	$\sqrt{8}$	$2^{20}$	$N_1=16, h=5$ $N_1=32, h=4$ $N_1=1024, h=2$	$1.25R_1$
$R\Lambda_{16}, n=16$	$C_0=(16,1,16)$ $C_1=(16,11,4)$	4	$2^{12}$	$N_1=64, h=2$ $N_1=4096, h=1$	$0.75R_1$
$H_{32}, n=32$	$C_0=(32,16,8)$ $C_1=(32,31,2)$	$\sqrt{8}$	$2^{47}$	$N_1=2^{47}, h=1$	$1.468R_1$
$\Lambda_{32}, n=32$	$C_0=(32,6,16)$ $C_1=(32,26,4)$	4	$2^{32}$	$N_1=16, h=8;$ $N_1=256, h=4$	$1.0R_1$

Наибольший интерес представляют коды, обеспечивающие, с одной стороны, высокую плотность записи, а с другой — большое значение минимального расстояния. Среди них далее мы рассматриваем:

а) код на основе решетки  $E_8$ , для которого  $\delta=2$  и плотность записи  $1.5R_1$  бит/ячейка;

б) код на основе решетки  $RE_8$ , для которого  $\delta=\sqrt{8}$  и плотность записи  $1.0R_1$  бит/ячейка;

с) код на основе решетки  $\Lambda_{16}$ , для которого  $\delta=\sqrt{8}$  и плотность записи  $1.25R_1$  бит/ячейка.

Сложность реализации кода на основе решетки  $H_{32}$ , для которого  $\delta=\sqrt{8}$  и плотность записи  $1.468R_1$  бит/ячейка, представляется слишком большой, и поэтому он исключается из дальнейшего рассмотрения. Рассмотрим подробно структуру решетчатых диаграмм кодов «а», «б» и «с».

*Код «а».* Этот код строится на основе минимальной решетчатой диаграммы двоичного кода Хэмминга (8,4,4), показанной на рисунке 1[24, 25]. Для получения из нее решетчатой диаграммы внутреннего кода ребра, отмеченные символом 0 (показаны на рисунке пунктиром), заменяются двумя параллельными ребрами, которые отмечаются символами 0 и 2, а ребра, отмеченные символом 1 (показаны на рисунке сплошной линией), — двумя параллельными ребрами, отмеченными символами 1 и 3.

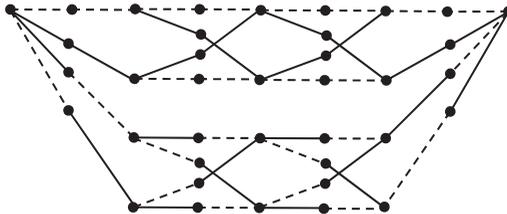


Рис. 1. Решетчатая диаграмма двоичного кода Хэмминга (8,4,4)

*Код «b».* Решетчатая диаграмма этого кода строится на основе решетчатых диаграмм кода с одной проверкой на четность (8,7,2) и кода с повторением (8,1,8). Иллюстрация показана на рисунке 2.

*Код «с».* Диаграмма этого кода строится на основе решетчатой диаграммы кода Рида — Маллера (16,5,8). Она в секционированном виде приведена на рисунке 3 [19]. Эта диаграмма, как видно из рисунка, представляет собой четыре параллельных решетки меньшей сложности без перекрестных связей между ними.

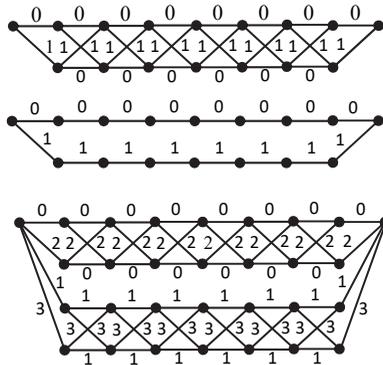


Рис. 2. Решетчатая диаграмма двоичного кода (8,7,2), двоичного кода (8,1,8) и внутреннего кода «b»

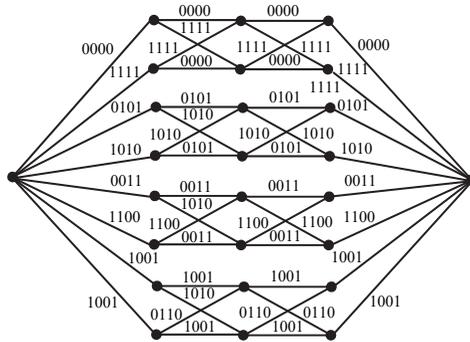


Рис. 3. Решетчатая диаграмма двоичного кода (16,5,8)

Структура решетки меньшей сложности (малой решетки) в секционированном виде и в виде обычной диаграммы показана на рисунке 4. Вектор  $\mathbf{a}$  принимает значения (0000), (0101), (0011) и (1001), и в зависимости от его значения получаются четыре варианта малой решетки, из которых строится решетка, показанная на рисунке 3. В нижней части рисунка 4, где показана малая решетка в виде обычной или несекционированной диаграммы, разметка ребер не указана из-за недостатка места. Эта разметка строится очевидным образом и может быть легко восстановлена.

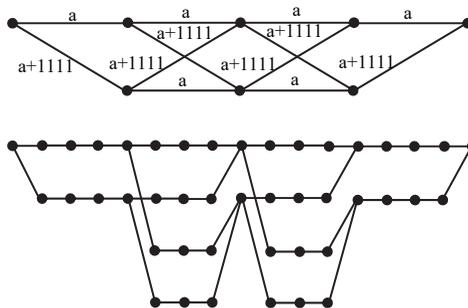


Рис. 4. Малая решетка в секционированном виде и обычном представлении,  $\mathbf{a} = (0000), (0101), (0011), (1001)$

Полная решетчатая диаграмма кода «в» строится как параллельная структура решеток, полученных в результате комбинации диаграмм кода с проверкой на четность (16,15,2) и малой решетки, показанной на рисунке 5. Эта диаграмма изображена на рисунке 6.

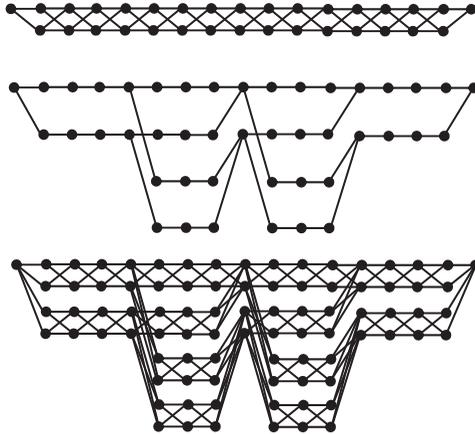


Рис. 5. Решетчатая диаграмма двоичного кода  $(16,15,2)$ , малой решетки двоичного кода  $(16,5,8)$ , и их комбинация

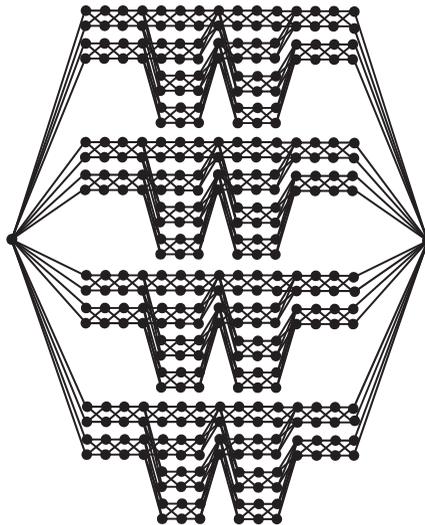


Рис. 6. Решетчатая диаграмма кода «с»

*Замечание.* Варианты, представленные в таблице 1, фактически исчерпывают перечень приемлемых с точки зрения приложений кон-

струкций внутреннего кода на основе решеток Барнса — Уолла. Расширение перечня приемлемых конструкций внутреннего кода может быть получено по меньшей мере двумя путями. Первый — рассмотрение произвольных mod-4 решеток, порождаемых (в соответствии с (1) и (2)) линейными двоичными кодами  $C_0$  и  $C_1$ , такими, что код  $C_0$  есть подкод кода  $C_1$ . Второй путь — конструирование внутреннего кода на основе правила (7) с использованием подходящих (для рассматриваемой ситуации) кодов  $C_0$  и  $C_1$ . При этом множество  $\Theta$ , порождаемое как:

$$\Theta = 4Z^n + 2\{\mathbf{a}_l^{(1)}\mathbf{G}_1 \mid 1 \leq l \leq \exp_2(k_1)\} + \{\mathbf{a}_l^{(0)}\mathbf{G}_0 \mid 1 \leq l \leq \exp_2(k_0)\},$$

где  $\mathbf{a}_l^{(1)}$  и  $\mathbf{a}_l^{(0)}$  — двоичные (над алфавитом  $\{0, 1\}$ ) векторы размера  $k_1$  и  $k_0$  соответственно;  $\mathbf{G}_1$  — порождающая  $k_1 \times n$  матрица кода  $C_1$ ,  $\mathbf{G}_0$  — порождающая  $k_0 \times n$  матрица кода  $C_0$ , в общем случае не является решеткой, то есть аддитивной группой. Кроме того, канал записи/считывания для флэш-памяти представляет собой, как отмечалось в [14], ID-AGN канал, поэтому вычисление (или оценивание) вероятности ошибки для кода  $B_0$ , описываемого решетчатой диаграммой  $\Omega$ , требует оперирования с диаграммой  $\Omega \otimes \Omega$ .

**5. Введение внешнего кодирования.** Кодовые символы внешнего кода Рида — Соломона подвергаются, как указывалось выше, блоковому перемежению таким образом, что внутренний код  $B_0$  используется для кодирования  $h$  символов перемеженных кодовых слов (по одному из каждого слова); параметр  $h$  определяется объемом внутреннего кода и размером алфавита (длиной  $N_1$ ) расширенного кода Рида — Соломона:  $N_1^h = |B_0|$ . В результате исключается пакетирование ошибок на входе декодера кода Рида — Соломона, то есть ошибки в кодовых символах кода Рида — Соломона являются независимыми, несмотря на то, что слово внутреннего кода есть результат кодирования  $h$ ,  $h \geq 1$  символов кода Рида — Соломона. Среди представленных в таблице 1 каскадных конструкций для дальнейшего детального анализа были выбраны три конструкции (с четырьмя вариантами для каждой), представленные в таблице 2. Этот выбор был сделан, исходя из соотношения между минимальным расстоянием, плотностью записи и ограничением на число управляемых внешним кодом ошибок,  $t \leq 4$ .

Таблица 2. Параметры выбранных для анализа каскадных конструкций

Вариант внутреннего кода	Исходная решётка $\Lambda_0$ и ее размерность $n$	Мин. расстояние $\delta$	Объем внутреннего кода $ B_0 $	Коды Рида-Соломона	Плотность записи, бит/ячейка
«а»	$E_8, n=8$	$\sqrt{2}$	$2^{12}$	$(64,62), h=2$ $(64,60), h=2$ $(64,58), h=2$ $(64,56), h=2$	1.453 1.406 1.359 1.312
«б»	$RE_8, n=8$	$\sqrt{8}$	$2^8$	$(256,254), h=1$ $(256,252), h=1$ $(256,250), h=1$ $(256,248), h=1$	0.992 0.984 0.977 0.969
«с»	$\Lambda_{16}, n=16$	$\sqrt{8}$	$2^{20}$	$(1024,1022), h=2$ $(1024,1020), h=2$ $(1024,1018), h=2$ $(1024,1016), h=2$	1.248 1.245 1.243 1.240

**6. Анализ помехоустойчивости.** Анализ помехоустойчивости предложенных каскадных кодовых конструкций включает в себя два этапа. Первый этап состоит в вычислении (оценке) вероятности ошибки декодирования по максимуму правдоподобия (МП) слова внутреннего кода. На втором этапе вычисляется (оценивается) вероятность ошибки декодирования слова внешнего кода с использованием результатов, полученных на первом этапе. Рассмотрим оба эти этапа последовательно.

*Вычисление аддитивной границы ошибки декодирования внутреннего кода, представленного параллельными решетками.* Некоторые из отобранных ранее вариантов внутреннего кода задаются с использованием решетчатой диаграммы, имеющей вид параллельных решетчатых структур, не связанных друг с другом. Эта особенность их структуры может быть использована для уменьшения сложности вычисления верхней границы вероятности ошибки декодирования внутреннего кода.

Аддитивная граница вероятности ошибки декодирования по МП слова внутреннего кода задается выражением [14]:

$$p_e \leq \frac{1}{\pi M} \int_0^\infty \operatorname{Re} \frac{D(\alpha - j\beta) - M}{\beta + j\alpha} d\alpha, \quad (8)$$

где

$$D(\omega) = \sum_x \sum_{x'} \prod_{l=1}^n c_{z(x^{(l)}, x'^{(l)})}(\omega). \quad (9)$$

$M$  — количество слов внутреннего кода,  $n$  — длина слова внутреннего кода. Суммирование в правой части равенства (9) в обеих суммах выполняется по всем парам слов внутреннего кода  $\mathbf{x}$  и  $\mathbf{x}'$ ,  $\mathbf{x} = (x^{(1)}, \dots, x^{(n)})$ ,  $\mathbf{x}' = (x'^{(1)}, \dots, x'^{(n)})$ . Функции  $c_{z(x^{(l)}, x'^{(l)})}(\omega)$  в (9) представляют собой характеристические функции величин  $z(y|x, x') = \ln(p_{y|x}(y|x') / p_{y|x}(y|x))$ , то есть:

$$c_{z(y|x, x')}(\omega) = e^{\overline{j\omega z(y|x, x')}},$$

где усреднение выполняется по значениям выходной величины канала  $y$ , то есть по значению, считанному из ячейки флэш-памяти. При условии, что было передано (записано) значение уровня  $x$ , считанное значение  $y$  имеет гауссовское распределение с математическим ожиданием  $x$  и стандартным отклонением  $\sigma(x)$ . Заметим, что  $\sigma(x) = \sigma_i$ , если  $x = x_i$ . Показано [14], что при  $\sigma(x) \neq \sigma(x')$  функция  $c_{z(x, x')}(\omega)$  задается следующим равенством:

$$c_{z(y|x, x')}(\omega) = \frac{\sigma(x)^{j\omega} \sigma(x')^{1-j\omega}}{\sqrt{j\omega\sigma^2(x) + (1-j\omega)\sigma^2(x')}} \times \exp\left(-\frac{j\omega(1-j\omega)(x-x')^2}{2(j\omega\sigma^2(x) + (1-j\omega)\sigma^2(x'))}\right), \quad (10)$$

при условиях:

$$\text{Im}\omega < \sigma^2(x') / (\sigma^2(x) - \sigma^2(x')), \text{ если } \sigma(x) > \sigma(x')$$

и

$$-\text{Im}\omega < \sigma^2(x') / (\sigma^2(x') - \sigma^2(x)), \text{ если } \sigma(x) < \sigma(x').$$

В случае, когда  $\sigma(x) = \sigma(x')$ , характеристическая функция  $c_{z(x, x')}(\omega)$  вычисляется согласно выражению:

$$c_{z(y|x, x')}(\omega) = \exp\left(-\frac{j\omega(1-j\omega)(x-x')^2}{2\sigma^2(x)}\right).$$

Обозначим для краткости записи произведение в правой части (9) как:

$$C_{Z(y|x,x')}(\omega) = \prod_{l=1}^n c_{z(y^{(l)}|x^{(l)},x'^{(l)})}(\omega), \quad (11)$$

где случайная величина  $Z(y|x,x')$  определена следующим образом:

$$Z(y|x,x') = \sum_{l=1}^n z(y^{(l)}|x^{(l)},x'^{(l)}).$$

Заметим также, что в силу независимости величин  $y^{(l)}$  при фиксированных значениях  $x^{(l)}, x'^{(l)}$ :

$$C_{Z(y|x,x')}(\omega) = e^{\overline{j\omega Z(y|x,x')}}}, \quad (12)$$

где усреднение выполняется по значениям вектора  $y = (y^{(1)}, y^{(2)}, \dots, y^{(n)})$ . Тогда выражение (9) можно переписать в виде:

$$D(\omega) = \sum_x \sum_{x'} C_{Z(y|x,x')}(\omega). \quad (13)$$

Вычисление величин (13) выполняется по алгоритму, разработанному в [14]. Вкратце он может быть описан следующим образом. Рассмотрим решетку (trellis) внутреннего кода (см. рисунки 1, 2, 6). Обозначим  $v(l)$  число вершин на  $l$ -ом уровне решетки,  $l = 0, 1, \dots, n$ . Очевидно, что для всех решеток  $v(0) = v(n) = 1$ . Например, для решетки, показанной на рисунке 1,  $v(0) = v(8) = 1$ ,  $v(1) = v(2) = v(4) = v(6) = v(7) = 4$ ,  $v(3) = v(5) = 8$ . Пусть  $\chi_l(s, s')$  — множество меток ребер, соответствующих переходам из вершины  $s$  в вершину  $s'$  на  $l$ -ом уровне,  $s = 0, 1, \dots, v(l-1) - 1$ ,  $s' = 0, 1, \dots, v(l) - 1$ . Полагая, что номера состояний назначаются сверху вниз по порядку, для решетки, показанной на рисунке 1, имеем, например,  $\chi_2(1, 1) = \{x_1, x_3\}$ ,  $\chi_2(3, 1) = \emptyset$ , а  $\chi_2(2, 5) = \{x_0, x_2\}$  и так далее. Определим величины:

$$P_{ij}^{(l)}(\omega) = \sum_{x \in \chi_l(s_a, s_a')} \sum_{x' \in \chi_l(s_b, s_b')} c_{z(x, x')}(\omega),$$

где  $i = v(l-1)s_a + s_b$  и  $j = v(l)s_a' + s_b'$ . Тогда можно записать, что:

$$D(\omega) = \mathbf{a}(\omega)\mathbf{P}_2(\omega)\dots\mathbf{P}_{n-1}(\omega)\mathbf{b}(\omega),$$

где  $\mathbf{P}_i(\omega) = [P_{ij}^{(l)}(\omega)]$  — матрица размерности  $v(l-1)^2 \times v(l)^2$ ,  $i = 0, 1, \dots, v(l-1)^2 - 1$ ,  $j = 0, 1, \dots, v(l)^2 - 1$ ,  $\mathbf{a}(\omega) = [P_{00}^{(1)}(\omega), \dots, P_{0, v(l)^2 - 1}^{(1)}(\omega)]$ ,  $\mathbf{b}(\omega) = [P_{00}^{(n)}(\omega), \dots, P_{v(n-1)^2 - 1, 0}^{(n)}(\omega)]^T$ . Полученные таким образом величины  $D(\omega)$  подставляются в выражение (8), и после численного интегрирования получаем окончательную оценку для вероятности ошибки декодирования внутреннего кода.

Выражение (8) справедливо для любых значений параметра  $\beta$ , удовлетворяющих условиям, следующим из определения (10) характеристической функции  $c_{z(x,x')}(w)$ . При практических вычислениях его следует выбирать таким образом, чтобы подынтегральное выражение представляло собой функцию, удобную для численного интегрирования. В частности, значение  $\beta = 1/2$  оказывается подходящим для получения вполне удовлетворительных результатов.

В ряде случаев структура внутреннего кода задается решеткой, которая может быть разделена на несколько параллельных малых решеток (см. рисунки 2 и 6). Это обстоятельство можно использовать для упрощения вычисления границы вероятности ошибки (8). В равенстве (13) суммирование выполняется по всем  $\mathbf{x}$  и  $\mathbf{x}'$ , которые соответствуют решетчатой диаграмме, схематично показанной на рисунке 7.

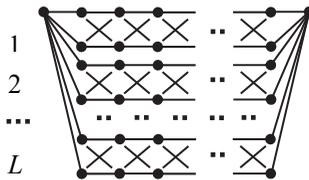


Рис. 7. Решетчатая диаграмма, состоящая из L параллельных решетчатых диаграмм (малых решеток)

С учетом параллельной структуры решетчатой диаграммы выражение (13) можно записать как:

$$D(\omega) = \sum_{i=1}^L \sum_{k=1}^L \sum_{\mathbf{x} \in X_i} \sum_{\mathbf{x}' \in X_k} C_{Z(\mathbf{y}|\mathbf{x}, \mathbf{x}')}(\omega) = \sum_{i=1}^L \sum_{k=1}^L D_{ik}(\omega), \quad (14)$$

где  $X_i$  — множество слов внутреннего кода, соответствующих  $i$ -ой малой решетке,  $i = 1, 2, \dots, L$  и

$$D_{ik}(\omega) = \sum_{x \in X_i} \sum_{x' \in X_k} C_{Z(y|x, x')}(\omega). \quad (15)$$

Опуская промежуточные выкладки, приведем окончательное выражение для вероятности ошибки декодирования по МП слова внутреннего кода, в котором используются функции (15):

$$p_e \leq \frac{1}{\pi M} \int_0^\infty \operatorname{Re} \frac{\sum_{i=1}^L D_{ii}(\alpha - j/2) + 2 \sum_{i=1}^L \sum_{k=i+1}^L D_{ik}(\alpha - j/2) - M}{1/2 + j\alpha} d\alpha. \quad (16)$$

Отметим, что для вычисления правой части (16) нужно вычислить  $L(L+1)/2$  функций  $D_{ik}(\cdot)$ , а не  $L^2$ , как это следует из формулы (14). Вычисление сумм характеристических функций (15) выполняется по алгоритму, разработанному в [14]. Далее они используются в выражении (16), которое дает окончательную оценку для вероятности ошибки декодирования внутреннего кода, представленного комбинацией параллельных решеток.

На рисунках 8-10 показаны зависимости вероятности ошибки декодирования символа внутреннего кода  $p_e$  от числа циклов перезаписи  $N$ . Напомним, что зависимость параметров ф.п.в.  $p_{y|x}(y|x)$  от числа циклов перезаписи  $N$  и времени хранения  $T$  задаются выражениями, следующими из описания принятой модели канала записи (см. [14, 29] и ссылки там).

Для указанных примеров скорость (плотность записи) составляет 1.5 бит/ячейка для внутреннего кода «а», построенного на основе решетки  $E_8$ ; 1.0 бит/ячейка для внутреннего кода «б», построенного на основе решетки  $RE_8$ ; и 1.25 бит/ячейка для внутреннего кода «с», построенного на основе решетки  $\Lambda_{16}$ . Из представленных данных следует, что приемлемая вероятность ошибки не может быть достигнута при использовании только внутреннего кодирования, но можно надеяться, что требуемого уровня надежности можно достичь, используя внешнее кодирование с исправлением небольшого числа ошибок.

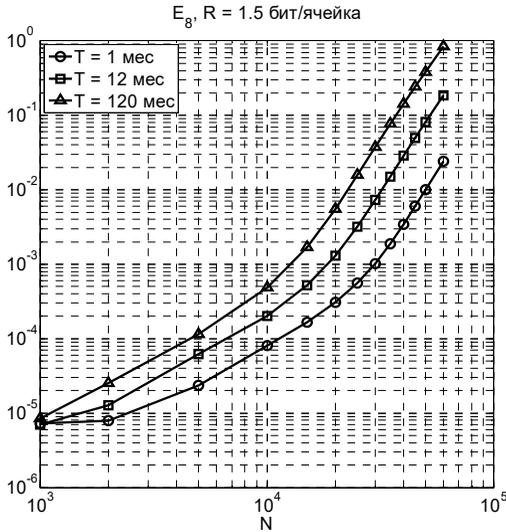


Рис. 8. Вероятность ошибки декодирования символа внутреннего кода «а», построенного на основе решетки  $E_8$ , в зависимости от числа циклов перезаписи

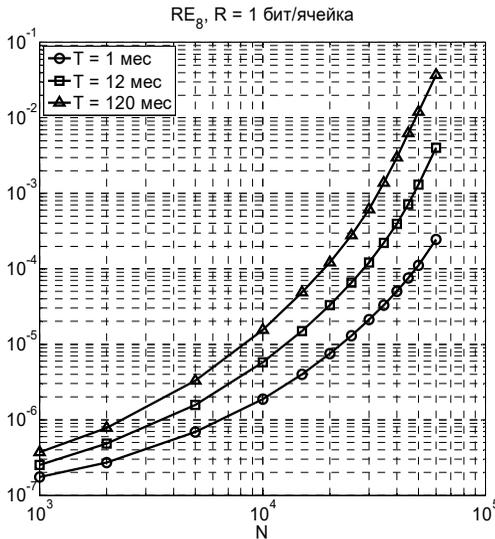


Рис. 9. Вероятность ошибки декодирования символа внутреннего кода «б», построенного на основе решетки  $RE_8$ , в зависимости от числа циклов перезаписи

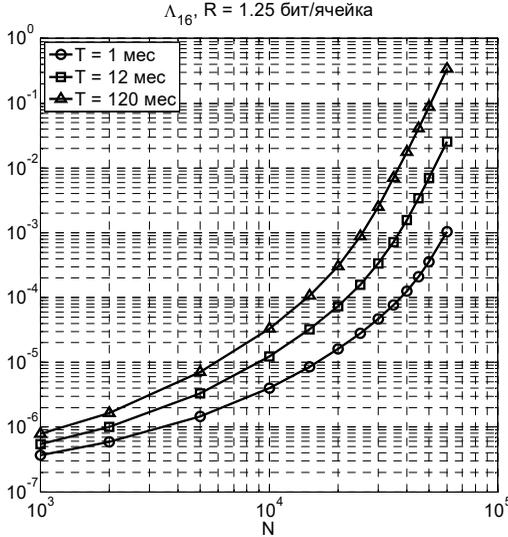


Рис. 10. Вероятность ошибки декодирования символа внутреннего кода «с», построенного на основе решетки  $\Lambda_{16}$ , в зависимости от числа циклов перезаписи

*Вероятность ошибки декодирования внешнего кода. Численные результаты.* Рассмотрим каскадную конструкцию с внешним кодом, в качестве которого используется расширенный код Рида — Соломона. Примеры таких конструкций перечислены в таблице 2. Оценим вероятность ошибки получения на выходе декодера ошибочного бита (вероятность ошибки на бит). Вероятность ошибки декодирования символа блокового кода, исправляющего  $t$  ошибок при использовании в канале без памяти, можно оценить следующим образом [26, 27]. Будем считать, что набор из  $i > t$  ошибок в канале приводит к тому, что декодированное слово будет отличаться от переданного в  $i+t$  позициях, так что  $(i+t)/N_1$ -ая часть информационных символов декодируется неправильно. Полагая также в первом приближении, что при этом примерно половина битов, образующих символ кодового слова, будет декодирована неправильно, получаем, что вероятность ошибки на бит может быть оценена как:

$$P_b \leq \frac{1}{2} \sum_{i=t+1}^{N_1} \frac{i+t}{N_1} C_{N_1}^i p_e^i (1-p_e)^{N_1-i}, \quad (17)$$

где  $p_e$  — вероятность ошибки декодирования символа внутреннего кода по МП, граница для которой вычислена согласно (8) или (16).

Далее рассмотрим три конкретных примера каскадной конструкции (они представлены в таблице 2):

1) внутренний код построен на основе решетки  $E_8$ , а внешний — это код Рида — Соломона с параметрами  $N_1 = 64$ , исправляющий  $t = 1, 2, 3, 4$  ошибки с числом информационных символов  $K_1 = 62, 60, 58, 56$  и с минимальным расстоянием  $d_1 = N_1 - K_1 + 1 = 3, 5, 7, 9$ ;

2) внутренний код построен на основе решетки  $RE_8$ , а внешний — это код Рида — Соломона с параметрами  $N_1 = 256$ , исправляющий  $t = 1, 2, 3, 4$  ошибки, с числом информационных символов  $K_1 = 254, 252, 250, 248$  и с минимальным расстоянием  $d_1 = N_1 - K_1 + 1 = 3, 5, 7, 9$ ;

3) внутренний код построен на основе решетки  $\Lambda_{16}$ , а внешний — это код Рида — Соломона с параметрами  $N_1 = 1024$ , исправляющий  $t = 1, 2, 3, 4$  ошибки, с числом информационных символов  $K_1 = 1022, 1020, 1018, 1016$  и с минимальным расстоянием  $d_1 = N_1 - K_1 + 1 = 3, 5, 7, 9$ .

На рисунках 11-13 показаны зависимости вероятности ошибки на бит от числа циклов перезаписи для трех выбранных кодовых конструкций, полученные согласно выражению (17). Для всех трех примеров внешний код, исправляющий одну ошибку, *не обеспечивает* выполнения условия  $P_b < 10^{-12}$  ни для одного из вариантов параметров канала (времени хранения  $T$  и числа циклов перезаписи  $N$ ). Данные, представленные на рисунках 11-13, относятся к внешним кодам, которые могут обеспечить вероятность ошибки на бит  $P_b < 10^{-12}$  хотя бы для некоторых значений хранения  $T$  и числа циклов перезаписи  $N$ .

Во всех рассмотренных случаях плотность записи оказывается умеренной. Из рассмотрения графиков можно сделать вывод о том, что при небольшом числе циклов перезаписи (примерно до  $10^4$ ) предпочтительным из рассмотренных вариантов оказывается конструкция  $E_8 + (64, K_1)$ . При этом обеспечивается плотность записи порядка 1.30...1.35 бит/ячейка. При увеличении числа циклов перезаписи примерно до  $2 \cdot 10^4$  для сохранения уровня  $P_b < 10^{-12}$  следует использовать конструкцию  $\Lambda_{16} + (1024, K_1)$ . При этом плотность записи снижается до величины порядка 1.24 бит/ячейка. При последующем уве-

личении числа циклов перезаписи конструкция  $RE_8 + (256, K_1)$  может обеспечить выполнение условия  $P_b < 10^{-12}$  при снижении плотности записи до уровня порядка 0.97 бит/ячейка.

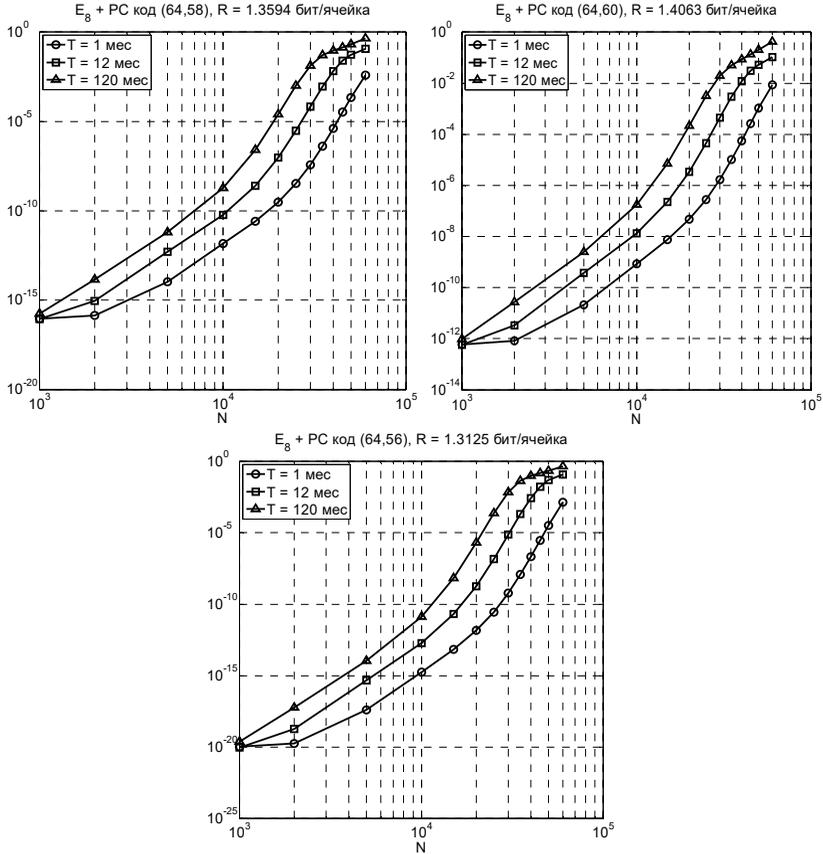


Рис. 11. Вероятность ошибки на бит для каскадных кодов  $E_8 + (64, K_1)$ ,  $K_1 = 60, 58, 56$ , в зависимости от числа циклов перезаписи  $N$

Если в качестве ключевого параметра, определяющего возможность использования рассматриваемой каскадной схемы для многоуровневой флэш-памяти, выступает сложность декодирования кода Рида — Соломона, то наименьшую сложность внешнего декодера (при  $P_b < 10^{-12}$ ) среди проанализированных конструкций имеют

варианты (64,60), (256,252) и (1024,1020), позволяющие исправить 2 ошибки. При этом: а) плотность записи составляет 1.406, 0.984 и 1.245 бит/ячейка, соответственно; б) при времени хранения  $T = 1$  мес. предельное число циклов перезаписи лежит в интервале от  $2 \cdot 10^3$  до  $2 \cdot 10^4$ . Отметим, что согласно [28] сложность реализации декодера кода RS(256,252) составляет примерно 4 тысячи двухходовых вентиляей.

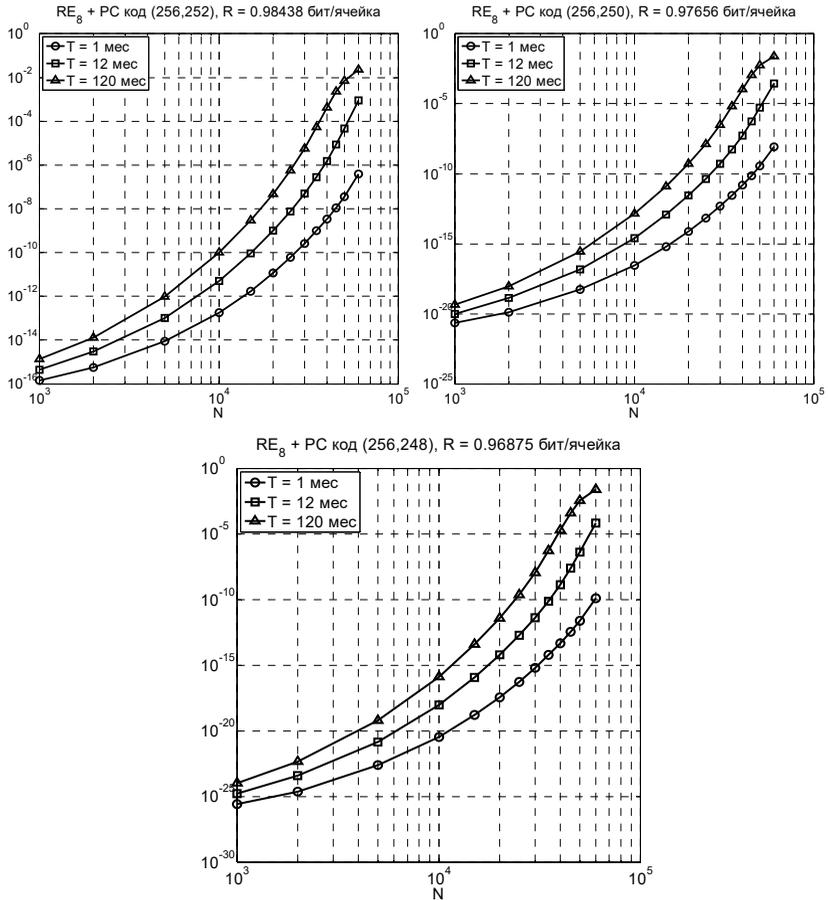


Рис. 12. Вероятность ошибки на бит для каскадных кодов  $RE_b + (256, K_1)$ ,  $K_1 = 252, 250, 248$ , в зависимости от числа циклов перезаписи  $N$

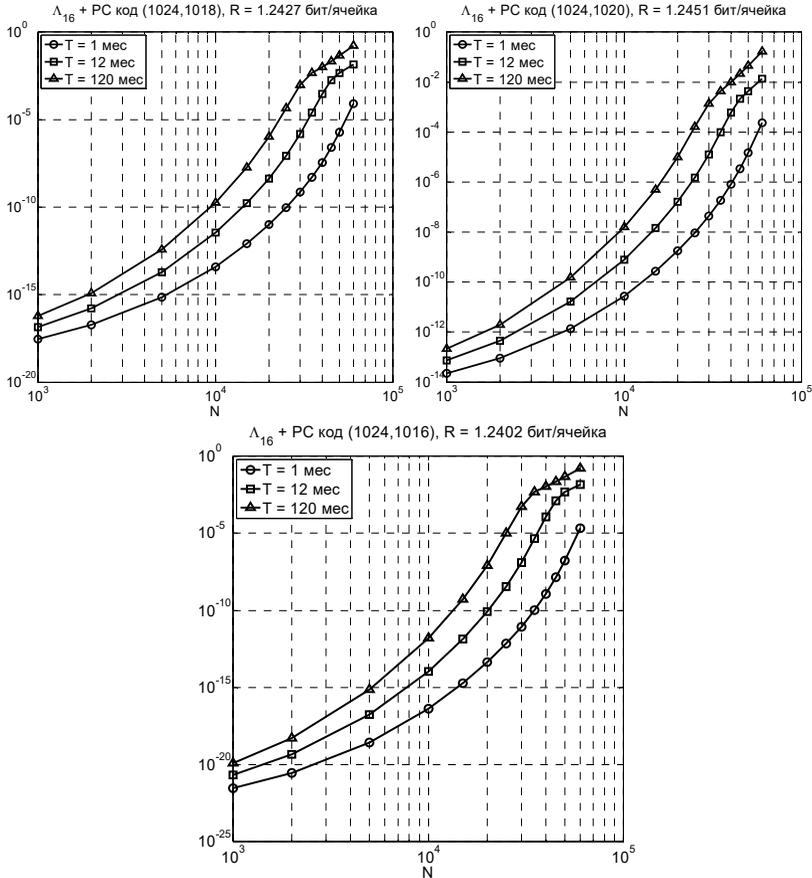


Рис. 13. Вероятность ошибки на бит для каскадных кодов  $\Lambda_{16} + (1024, K_1)$ ,  $K_1 = 1020, 1018, 1016$ , в зависимости от числа циклов перезаписи

**6. Заключение.** Приближение плотности записи в многоуровневой флэш-памяти к теоретико-информационной границе [29], достигаемое с использованием помехоустойчивого кодирования, оборачивается, как правило, весьма высокой сложностью декодирования. Вместе с тем во многих практических приложениях в качестве ключевого параметра, определяющего возможность использования помехоустойчивого кодирования для многоуровневой флэш-памяти, выступает именно сложность декодирования. Для предложенной ранее весьма гибкой и достаточно эффективной каскадной конструкции на основе многомерной целочисленной решетки и кода Рида — Соломона [14], сложность

каскадного декодера практически полностью определяется сложностью декодирования внешнего кода Рида — Соломона, поэтому основной путь снижения сложности каскадного декодера — использование в рассматриваемой каскадной схеме кодов Рида — Соломона с небольшим числом исправляемых ошибок.

В настоящей работе была рассмотрена каскадная схема, в которой внешний код Рида — Соломона исправляет малое число ошибок — не более 4...5. В свою очередь, снижение корректирующей способности внешнего кода потребовало повышения помехоустойчивости внутренней ступени кодирования, реализуемого переходом к более широкому классу внутренних кодов, а именно кодов на основе решеток Барнса — Уолла  $E_8$ ,  $RE_8$ ,  $A_{16}$  и других. С учетом структуры решеток Барнса — Уолла, для оценки вероятности ошибки декодирования внутреннего кода была разработана модификация предложенного ранее в [14] оригинального подхода анализа помехоустойчивости кодирования в канале с аддитивным гауссовским шумом, дисперсия которого зависит от записанного значения (input-dependent additive Gaussian noise). Модификация основана на использовании параллельной структуры кодовой решетки внутреннего кода, что позволяет существенно понизить сложность вычислений и ускорить получение окончательного результата. Проведенный численный анализ показал следующее. Во-первых, в каскадных конструкциях с использованием рассмотренных решеток Барнса — Уолла для обеспечения вероятности ошибки  $P_b < 10^{-12}$  код Рида — Соломона должен исправлять не менее двух ошибок. Во-вторых, по сравнению с ранее предложенными конструкциями [14], достижимая плотность записи умеренно снижается — на 22% ... 27%, в обмен на существенное (по меньшей мере, в 3...4 раза) уменьшение сложности каскадного декодера. Дальнейшее улучшение для рассмотренной конструкции обменного соотношения «плотность записи — сложность» возможно при использовании подходящего варианта мягкого декодирования кода Рида — Соломона.

### Литература

1. *Michelsoni R., Marelli A., Ravasio R.* Error Correction Codes for Non-Volatile Memories // Springer Science & Business Media. 2008. 338 p.
2. *Choi H., Liu W., Sung W.* VLSI implementation of BCH error correction for multi-level cell NAND flash memory // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2010. vol. 18. no. 5. pp. 843–847.
3. *Freudenberger J., Spinner J.* A configurable Bose-Chaudhuri-Hocquenghem code architecture for flash controller applications // Journal of Circuits Systems and Computers. 2014. vol. 23. no. 02. pp. 1450019.
4. *Cho S., Kim D., Choi J., Ha J.* Block-wise concatenated BCH codes for NAND flash memories // IEEE Transactions on Communications. 2014. vol. 62. no. 4. pp. 1164–1177.

5. *Marelli A., Micheloni R.* BCH and LDPC Error Correction Codes for NAND Flash Memories // 3D Flash Memories. 2016. pp. 281–320.
6. *Sun F., Rose K., Zhang T.* On the Use of Strong BCH Codes for Improving Multilevel NAND Flash Memory Storage Capacity // IEEE Workshop on Signal Processing Systems (SiPS): Design and Implementation. 2006. 5 p.
7. *Haratsch E.F.* LDPC Code Concepts and Performance on High-Density Flash Memory // Proceedings of Flash Memory Summit. 2014. vol. 5. no. 5.2. pp. 5.5.
8. *Haymaker K., Kelley C.A.* Structured bit-interleaved LDPC codes for MLC flash memory // IEEE Journal on Selected Areas in Communications. 2014. vol. 32. no. 5. pp. 870–879.
9. *Lin X. et al.* Joint non-uniform detection and low-complexity decoding for multi-level cell NAND flash memory // 2016 IEEE International Conference on Consumer Electronics-China (ICCE-China). 2016. pp. 1–6.
10. *Oh J., Ha J., Moon J., Ungerboeck G.* RS-enhanced TCM for multilevel flash memories // IEEE Transactions on Communications. 2013. vol. 61. no. 5. pp. 1674–1683.
11. *Kurkoski B.M.* Coded modulation using lattices and Reed-Solomon codes, with applications to flash memories // IEEE Transactions on Selected Areas in Communications. 2014. vol. 32. no. 5. pp. 900–908.
12. *Spinner J., Rajab M., Freudenberger J.* Construction of high-rate generalized concatenated codes for applications in non-volatile flash memories // 2016 IEEE 8th International Memory Workshop (IMW). 2016. pp. 1–4.
13. *Spinner J., Freudenberger J., Shavgulidze S.* A Soft Input Decoding Algorithm for Generalized Concatenated Codes // IEEE Transactions on Communications. 2016. vol. 64. no. 9. pp. 3585–3595.
14. *Таубин Ф.А., Трофимов А.Н.* Каскадное кодирование на основе многомерных решеток и кодов Рида-Соломона для многоуровневой флэш-памяти // Труды СПИИРАН. 2018. Вып. 2(57). С. 75–103.
15. *Chatzigeorgiou I., Demosthenous A., Rodrigues M.R., Wassell I.J.* Performance-complexity tradeoff of convolutional codes for broadband fixed wireless access systems // IET Communications. 2010. vol. 4. no. 4. pp. 419–427.
16. *Lee H.* A high-speed low-complexity Reed-Solomon decoder for optical communications // IEEE Transactions on Circuits and Systems II: Express Briefs. 2005. vol. 52. no. 8. pp. 461–465.
17. *Yang C., Emre Y., Chakrabarti C.* Product code schemes for error correction in MLC NAND flash memories // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2012. vol. 20. no. 12. pp. 2302–2314.
18. *Samanta J. et al.* RS (255, 249). Codec Based on All Primitive Polynomials Over GF(2<sup>8</sup>) // Proceedings of International Conference on Communication, Devices, and Computing (ICCDC). 2017. pp. 69–81.
19. *Forney G.D.* Coset Codes. I. Introduction and Geometrical Classification // IEEE Transactions on Information Theory. 1988. vol. 34. no. 5. pp. 1152–1187.
20. *Taranalli V., Uchikawa H., Siegel P.H.* Channel models for multilevel cell flash memories based on empirical error analysis // IEEE Transactions on Communications. 2016. vol. 64. no. 8. pp. 3169–3181.
21. *Yasine H., Coon J., Ismail M., Fletcher H.* Towards an analytical model of NAND flash memory and the impact on channel decoding // 2016 IEEE International Conference on Communications (ICC). 2016. pp. 1–6.
22. *Korkotsides S., Bikas G., Eftaxiadis E., Antonakopoulos T.* BER analysis of MLC NAND Flash memories based on an asymmetric PAM model // 2014 6th International Symposium on Communications, Control and Signal Processing. 2014. pp. 558–561.
23. *Lin S., Kasami T., Fujiwara T., Fossorier M.* Trellises and Trellis-Based Decoding Algorithms for Linear Block Codes // Kluwer Academic Publishers. 1998. 288 p.

24. *Vardy A.* Trellis structure of codes // Handbook of Coding Theory. 1998. vol. 2. pp. 1985–2117.
25. *Calderbank A.R.* The Art of Signaling: Fifty Years of Coding Theory // IEEE Transactions on Information Theory. 1998. vol. 44. no 6. pp. 2561–2595.
26. *Кларк Дж., Кейн Дж.* Кодирование с исправлением ошибок в системах цифровой связи // М.: Радио и связь. 1987.
27. *Tomlinson M. et al.* Error-Correction Coding and Decoding // Springer. 2017. 522 p.
28. *Bentoutou Y.* Performance Comparison of Real Time EDAC Systems for Applications On-Board Small Satellites // International Journal of Computer, Electrical, Automation, Control and Information Engineering. 2011. vol. 5. no. 5. pp. 466–469.
29. *Трофимов А.Н., Таубин Ф.А.* Теоретико-информационный анализ многоуровневой flash-памяти. Часть 1. Модель канала и границы случайного кодирования. // Информационно-управляющие системы. 2016. Т. 81. № 2. С. 49–59.

**Таубин Феликс Александрович** — д-р техн. наук, профессор, кафедра аэрокосмических компьютерных и программных систем института аэрокосмических приборов и систем, Санкт-Петербургский государственный университет аэрокосмического приборостроения (СПбГУАП). Область научных интересов: цифровые системы связи, методы помехоустойчивого кодирования, широкополосные системы, беспроводная связь. Число научных публикаций — 94. ftaubin@yahoo.com; ул. Б. Морская, 67, 190000, Санкт-Петербург, Российская Федерация; р.т.: +7(812)494-70-51; факс: +7(812)494-70-51.

**Трофимов Андрей Николаевич** — канд. техн. наук, доцент, кафедра инфокоммуникационных систем и кафедра безопасности информационных систем института информационных систем и защиты информации, Санкт-Петербургский государственный университет аэрокосмического приборостроения (СПбГУАП). Область научных интересов: теория цифровой связи, теория информации, методы помехоустойчивого кодирования. Число научных публикаций — 52. andrei.trofimov@vu.spb.ru; ул. Б. Морская, 67, 190000, Санкт-Петербург, Российская Федерация; р.т.: +7(812)494-70-52; факс: +7(812)494-70-52.

**Поддержка исследований.** Работа выполнена при поддержке Министерства образования и науки Российской Федерации при выполнении научно-исследовательской работы в рамках проектной части государственного задания в сфере научной деятельности по заданию № 2.2716.2014/К и научно-исследовательской работы № 2.9214.2017/ БЧ в рамках базовой части государственного задания в сфере научной деятельности на 2017–2019 годы.

F.A. TAUBIN, A.N. TROFIMOV  
**CONCATENATED CODING FOR MULTILEVEL FLASH  
MEMORY WITH LOW ERROR CORRECTION CAPABILITIES IN  
OUTER STAGE**

---

*Taubin F.A., Trofimov A.N. Concatenated Coding for Multilevel Flash Memory with Low Error Correction Capabilities in Outer Stage.*

**Abstract.** One of the approaches to organization of error correcting coding for multilevel flash memory is based on concatenated construction, in particular, on multidimensional lattices for inner coding. A characteristic feature of such structures is the dominance of the complexity of the outer decoder in the total decoder complexity. Therefore the concatenated construction with low-complexity outer decoder may be attractive since in practical applications the decoder complexity is the crucial limitation for the usage of the error correction coding.

We consider a concatenated coding scheme for multilevel flash memory with the Barnes-Wall lattice based codes as an inner code and the Reed-Solomon code with correction up to 4...5 errors as an outer one.

Performance analysis is fulfilled for a model characterizing the basic physical features of a flash memory cell with non-uniform target voltage levels and noise variance dependent on the recorded value (input-dependent additive Gaussian noise, ID-AGN). For this model we develop a modification of our approach for evaluation the error probability for the inner code. This modification uses the parallel structure of the inner code trellis which significantly reduces the computational complexity of the performance estimation. We present numerical examples of achievable recording density for the Reed-Solomon codes with correction up to four errors as the outer code for wide range of the retention time and number of write/read cycles.

**Keywords:** Concatenated Code, Barnes-Wall Lattices, Reed-Solomon Code, Multilevel Flash Memory, Decoding Error Probability, Decoding Complexity.

---

**Taubin Feliks Aleksandrovich** — Ph.D., Dr.Sci., Professor, Department of aerospace computer and software systems of Institute of Aerospace Instruments and Systems, Saint Petersburg State University of Aerospace Instrumentation (SUAI). Research interests: communication theory, error-correcting coding, spread spectrum systems, wireless communication. The number of publications — 94. [ftaubin@yahoo.com](mailto:ftaubin@yahoo.com); 67, B. Morskaya str., 190000, St.Petersburg, Russian Federation; office phone: +7(812)494-70-51; fax: +7(812)494-70-51.

**Trofimov Andrey Nikolaevich** — Ph.D., Associate Professor, Department of Information and Department of Communication Systems and Information Systems Security of Institute of Information Systems and Information Security, Saint Petersburg State University of Aerospace Instrumentation (SUAI). Research interests: communication theory, error-correcting coding, information theory. The number of publications — 52. [andrei.trofimov@vu.spb.ru](mailto:andrei.trofimov@vu.spb.ru); 67, B. Morskaya str., 190000, St.Petersburg, Russian Federation; office phone: +7(812)494-70-52; fax: +7(812)494-70-52.

**Acknowledgements.** This research is supported by the Ministry of Education and Science of the Russian Federation in the framework of the project part of the government task in the field of scientific activity on assignment No. 2.2716.2014/K, and within the framework of the government task in the field of scientific activity for 2017–2019 on assignment No. 2.9214.2017/БН.

**References**

1. Micheloni R., Marelli A., Ravasio R. Error Correction Codes for Non-Volatile Memories. Springer Science & Business Media. 2008. 338 p.
2. Choi H., Liu W., Sung W. VLSI implementation of BCH error correction for multi-level cell NAND flash memory. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. 2010. vol. 18. no. 5. pp. 843–847.
3. Freudenberger J., Spinner J. A configurable Bose-Chaudhuri-Hocquenghem codec architecture for flash controller applications. *Journal of Circuits Systems and Computers*. 2014. vol. 23. no. 02. pp. 1450019.
4. Cho S., Kim D., Choi J., Ha J. Block-wise concatenated BCH codes for NAND flash memories. *IEEE Transactions on Communications*. 2014. vol. 62. no. 4. pp. 1164–1177.
5. Marelli A., Micheloni R. BCH and LDPC Error Correction Codes for NAND Flash Memories. *3D Flash Memories*. 2016. pp. 281–320.
6. Sun F., Rose K., Zhang T. On the Use of Strong BCH Codes for Improving Multilevel NAND Flash Memory Storage Capacity. *IEEE Workshop on Signal Processing Systems (SiPS): Design and Implementation*. 2006. 5 p.
7. Haratsch E.F. LDPC Code Concepts and Performance on High-Density Flash Memory. *Proceedings of Flash Memory Summit*. 2014. vol. 5. no. 5.2. pp. 5.5.
8. Haymaker K., Kelley C.A. Structured bit-interleaved LDPC codes for MLC flash memory. *IEEE Journal on Selected Areas in Communications*. 2014. vol. 32. no. 5. pp. 870–879.
9. Lin X. et al. Joint non-uniform detection and low-complexity decoding for multi-level cell NAND flash memory. *2016 IEEE International Conference on Consumer Electronics-China (ICCE-China)*. 2016. pp. 1–6.
10. Oh J., Ha J., Moon J., Ungerboeck G. RS-enhanced TCM for multilevel flash memories. *IEEE Transactions on Communications*. 2013. vol. 61. no. 5. pp. 1674–1683.
11. Kurkoski B.M. Coded modulation using lattices and Reed-Solomon codes, with applications to flash memories. *IEEE Transactions on Selected Areas in Communications*. 2014. vol. 32. no. 5. pp. 900–908.
12. Spinner J., Rajab M., Freudenberger J. Construction of high-rate generalized concatenated codes for applications in non-volatile flash memories. *2016 IEEE 8th International Memory Workshop (IMW)*. 2016. pp. 1–4.
13. Spinner J., Freudenberger J., Shavgulidze S. A Soft Input Decoding Algorithm for Generalized Concatenated Codes. *IEEE Transactions on Communications*. 2016. vol. 64. no. 9. pp. 3585–3595.
14. Taubin F.A., Trofimov A.N. [Concatenated Reed-Solomon/lattice coding for multi-level flash memory]. *Trudy SPIIRAN – SPIIRAS Proceedings*. 2018. vol. 2(57). pp. 75–103. (In Russ.).
15. Chatzigeorgiou I., Demosthenous A., Rodrigues M.R., Wassell I.J. Performance-complexity tradeoff of convolutional codes for broadband fixed wireless access systems. *IET Communications*. 2010. vol. 4. no. 4. pp. 419–427.
16. Lee H. A high-speed low-complexity Reed-Solomon decoder for optical communications. *IEEE Transactions on Circuits and Systems II: Express Briefs*. 2005. vol. 52. no. 8. pp. 461–465.
17. Yang C., Emre Y., Chakrabarti C. Product code schemes for error correction in MLC NAND flash memories. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. 2012. vol. 20. no. 12. pp. 2302–2314.
18. Samanta J. et al. RS (255, 249). Codec Based on All Primitive Polynomials Over GF(2<sup>8</sup>). *Proceedings of International Conference on Communication, Devices, and Computing (ICCDC)*. 2017. pp. 69–81.
19. Forney G.D. Coset Codes. I. Introduction and Geometrical Classification. *IEEE Transactions on Information Theory*. 1988. vol. 34. no. 5. pp. 1152–1187.

20. Taranalli V., Uchikawa H., Siegel P.H. Channel models for multilevel cell flash memories based on empirical error analysis. *IEEE Transactions on Communications*. 2016. vol. 64. no. 8. pp. 3169–3181.
21. Yassine H., Coon J., Ismail M., Fletcher H. Towards an analytical model of NAND flash memory and the impact on channel decoding. 2016 IEEE International Conference on Communications (ICC). 2016. pp. 1–6.
22. Korkotsides S., Bikas G., Eftaxiadis E., Antonakopoulos T. BER analysis of MLC NAND Flash memories based on an asymmetric PAM model. 2014 6th International Symposium on Communications, Control and Signal Processing. 2014. pp. 558–561.
23. Lin S., Kasami T., Fujiwara T., Fossorier M. Trellises and Trellis-Based Decoding Algorithms for Linear Block Codes. Kluwer Academic Publishers. 1998. 288 p.
24. Vardy A. Trellis structure of codes. *Handbook of Coding Theory*. 1998. vol. 2. pp. 1985–2117.
25. Calderbank A.R. The Art of Signaling: Fifty Years of Coding Theory. *IEEE Transactions on Information Theory*. 1998. vol. 44. no 6. pp. 2561–2595.
26. Clark Jr. G.C., Cain J.B. *Error-Correcting Coding for Digital Communications*. Plenum Press. 1982. 432 p. (Russ. ed.: Klark Dzh., Kejn Dzh. *Kodirovanie s ispravleniem oshibok v sistemah cifrovoj svyazi*. M.: Radio i svyaz'. 1987).
27. Tomlinson M. et al. Error-Correction Coding and Decoding. Springer. 2017. 522 p.
28. Bentoutou Y. Performance Comparison of Real Time EDAC Systems for Applications On-Board Small Satellites. *International Journal of Computer, Electrical, Automation, Control and Information Engineering*. 2011. vol. 5. no. 5. pp. 466–469.
29. Trofimov A.N., Taubin F.A. [Information theory analysis of multilevel flash memory. Part 1: Channel model and random coding bounds]. *Informacionno-upravljajushhie sistemy – Information and control systems*. 2016. Issue 81. no. 2. pp. 49–59. (In Russ.).